

DERWENT-ACC-NO: 1984-240799  
DERWENT-WEEK: 198439  
COPYRIGHT 1999 DERWENT INFORMATION LTD

TITLE: Semiconductor element for glass seal junction type diode - has silver  
or gold electrode on substrate through nickel layer. NoAbstract Dwg 3/3

PATENT-ASSIGNEE: MITSUBISHI ELECTRIC CORP[MITQ]

PRIORITY-DATA: 1983JP-0019413 (February 7, 1983)

PATENT-FAMILY:

PUB-NO	PUB-DATE	LANGUAGE	PAGES	MAIN-IPC
JP 59144152 A	August 18, 1984	N/A	005	N/A

APPLICATION-DATA:

PUB-NO	APPL-DESCRIPTOR	APPL-NO	APPL-DATE
JP59144152A	N/A	1983JP-0019413	February 7, 1983

INT-CL\_(IPC): H01L021/92

ABSTRACTED-PUB-NO:

EQUIVALENT-ABSTRACTS:

TITLE-TERMS:

SEMICONDUCTOR ELEMENT GLASS SEAL JUNCTION TYPE DIODE SILVER GOLD ELECTRODE  
SUBSTRATE THROUGH NICKEL LAYER NOABSTRACT

DERWENT-CLASS: L03 U11

CPI-CODES: L03-D03D; L03-D03G; L03-D04B;

ERWENT-ACC-NO: 1994-194976  
DERWENT-WEEK: 199424  
COPYRIGHT 1999 DERWENT INFORMATION LTD

TITLE: Semiconductor device with chip electrode - has gold@ or silver @ film on joint to wiring material of internal lead, to prevent pattern damage on chip surface NoAbstract

PATENT-ASSIGNEE: MITSUBISHI ELECTRIC CORP[MITQ]

PRIORITY-DATA: 1992JP-0279747 (October 19, 1992)

PATENT-FAMILY:

PUB-NO	PUB-DATE	LANGUAGE	PAGES	MAIN-IPC
JP 06132339 A	May 13, 1994	N/A	005	H01L 021/60

APPLICATION-DATA:

PUB-NO	APPL-DESCRIPTOR	APPL-NO	APPL-DATE
JP06132339A	N/A	1992JP-0279747	October 19, 1992

INT-CL\_(IPC): H01L021/60; H01L023/50  
ABSTRACTED-PUB-NO: JP06132339A  
EQUIVALENT-ABSTRACTS:

CHOSEN-DRAWING: Dwg.1/1

TITLE-TERMS:

SEMICONDUCTOR DEVICE CHIP ELECTRODE GOLD@ SILVER @ FILM JOINT WIRE MATERIAL  
INTERNAL LEAD PREVENT PATTERN DAMAGE CHIP SURFACE NOABSTRACT

DERWENT-CLASS: U11

EPI-CODES: U11-D03B1; U11-E01A;

SECONDARY-ACC-NO:

Non-CPI Secondary Accession Numbers: N1994-153668

⑩ 日本国特許庁 (JP)

⑪ 特許出願公開

⑫ 公開特許公報 (A)

昭59—144152

⑬ Int. Cl.<sup>3</sup>  
H 01 L 21/92

識別記号

庁内整理番号  
7638—5F

⑭ 公開 昭和59年(1984)8月18日

発明の数 1  
審査請求 未請求

(全 3 頁)

⑮ 半導体素子

機株式会社北伊丹製作所内

⑯ 特 願 昭58—19413

⑰ 出 願 人 三菱電機株式会社

⑱ 出 願 昭58(1983)2月7日

東京都千代田区丸の内2丁目2  
番3号

⑲ 発 明 者 永井廣武

⑳ 代 理 人 弁理士 葛野信一 外1名

伊丹市瑞原4丁目1番地三菱電

## 明 細 書

### 1. 発明の名称

半導体素子

### 2. 特許請求の範囲

(1) 半導体基体、この半導体基体の表面部の機能領域形成部分上および裏面に形成されたニッケル層、このニッケル層の表面に付着させた銀電極または金電極、および表面側の銀電極の表面に形成した銀バンプ電極を備えた半導体素子。

### 3. 発明の詳細な説明

〔発明の技術分野〕

この発明は半導体素子に関し、特に半導体素子のバンプ電極付着強度の改善に係わるものである。

〔従来技術〕

半導体素子、例えばガラス封止接合形ダイオードに用いる半導体素子においては高周波化、高速化ならびに高性能化を意図し、かつオーミックコンタクトを良好にし、また外装への組立を容易にし、更に外装のリード線との間のオーミックコンタクト抵抗をも小さくする必要があり、半導体基

体の表面および裏面に低抵抗金属を付着させ電極を形成し、表面には前記の電極の上にバンプ電極を構成する手段が採用されている。

この電極構造としては、従来、シリコンからなる半導体基体の表面電極としては、機能領域上のコンタクトホール部のシリコン界面にアルミニウム (Al) を蒸着等により付着させ、写真蝕刻技術によりパターンを形成し、シンターリングによりオーミック・コンタクト特性を良くし、Al電極に亜鉛メッキなどの表面処理をした後、銀バンプ電極を形成するようにしており、また、裏面電極としては、前記の表面のAl電極形成完了後に半導体基体の裏面をラッピングした上で、この裏面にまずニッケルをメッキし、かつこのニッケルメッキ層を介して銀をメッキしている。

しかしながらこのような従来の電極構造においては亜鉛メッキ層の形成条件設定が困難であるため、バンプ電極付着強度およびバンプ抵抗を含むオーミック・コンタクト抵抗値が不均一となり、また、製造歩留の低下を生じ、かつ信頼性のうえ

からも好ましくないなどの欠点があつた。

#### 〔発明の概要〕

この発明は、従来のこのような欠点を改善する目的でなされたもので、表面のコンタクト部と裏面とに同時にメッキ法により直接に形成されたニッケル層と、このニッケル層の表面に形成された銀電極または金電極と、更に表面側に形成された銀パンプ電極とにより電極構造を構成することによつて、パンプ電極付着強度を改善した半導体素子を提供するものである。

#### 〔発明の実施例〕

以下、実施例に基づいてこの発明を説明する。

第1図はこの発明による半導体素子の一実施例の断面図である。第1図において、(1)は半導体基体、(2)は酸化膜、(3)は半導体基体(1)に形成された接合層、(5)は半導体基体(1)の裏面(4)をラッピングすると共に接合層(3)の表面の酸化膜(2)を除去してコンタクトホールを開孔後、露出した表面と裏面のシリコン面にメッキ法により直接に形成したニッケル層、(6)は半導体基体(1)の表面にスパッタデ

面に銀をスパッタデポジションにより1～3 kA形成し、続いて写真蝕刻技術により銀電極(6)を形成する。つづいて、第2図Bに示すように、銀をスパッタデポジションにより3～6 kAの厚さに形成して、裏面銀電極(7)を形成する。次に、第2図Cに示すように、メッキ法により銀パンプ電極(8)を形成して工程は完了する。

上記のように、この実施例の電極形成は、半導体基体の表面、裏面を同時にニッケルメッキしてオーミック・コンタクトを得たのち、付着力および熱抵抗特性の良好な銀をスパッタデポジションにより形成することにより、パンプ電極の付着強度、電気的特性並びに製造歩留も大幅に改善することができる。

第3図は実施例の半導体素子を用いて組み立てたガラス封止接合形ダイオードの断面図である。第3図において、第1図と同一符号は第1図に示したものと同一のものを表わす。(9)は半導体素子、(10)はアノードリード、(11)はカソードリード、(12)は封止用ガラス管である。

ポジションした後、所望の電極パターンに形成した表面の銀電極、(7)は同様にスパッタデポジションして形成した裏面銀電極、(8)は最後にメッキ法で形成した銀パンプ電極である。

上記の半導体素子の製作方法の一例を、その主要工程段階を断面図にて示す第2図A～Fによつて説明する。

まず、第2図Aに示すように、半導体基体(1)に接合層(3)を形成後、酸化膜(2)を生成したのち、半導体基体(1)が所望の厚さになるように半導体基体(1)の裏面(4)をラッピングする。次に、第2図Bに示すように、周知の写真蝕刻技術により接合層(3)上の酸化膜(2)を除去してコンタクトホール(21)を開孔する。つづいて、第2図Cに示すように、メッキ法により半導体基体(1)のコンタクトホール(21)内の露出表面と半導体基体(1)の裏面(4)とにニッケル層(6)を10kAの厚さに形成する、つづいて、400～600℃の温度のシンター炉を用い、窒素雰囲気中で、シンターリングを行い、半導体基体(1)のニッケル層(6)との間のオーミック・コンタクトを得る。次に、第2図Dに示すように、半導体基体(1)の表

上記実施例では銀パンプ電極の下及び半導体基体の裏面側に銀電極を形成するよう説明したが、銀電極の代りに金電極を形成しても可能である。

また、この発明による半導体素子をガラス封止接合形ダイオードに用いる場合を例にとつて説明したが、トランジスタ、集積回路等にも広く用いることができる。

#### 〔発明の効果〕

この発明による半導体素子においては、半導体基体の表面の所望部分および裏面にニッケル層を介して付着させた銀電極または金電極と表面の銀電極または金電極上に形成したパンプ銀電極とにより電極構造を形成しているので、銀パンプ電極の付着強度が大きく、製造歩留および信頼性が向上する。

#### 4. 図面の簡単な説明

第1図は、この発明による半導体素子の一実施例の断面図、第2図A～Fは実施例の半導体素子の製作方法の一例の主要工程段階を示す断面図、第3図は、実施例の半導体素子を用いて組み立て

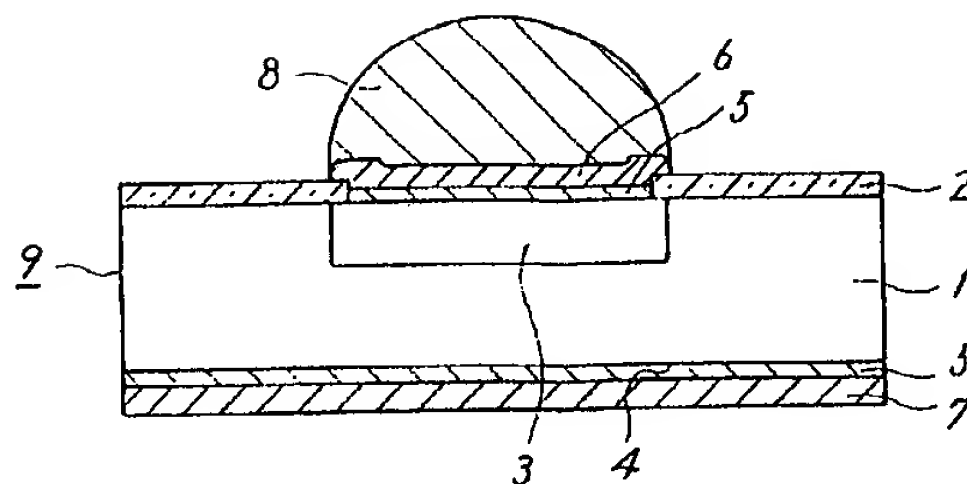
たガラス封止接合形ダイオードの断面図である。

図において、(1)は半導体基体、(2)は酸化膜、(3)は接合層、(4)は半導体基体(1)の裏面、(5)はニッケル層、(6)は表面の銀電極、(7)は裏面銀電極、(8)は銀パンプ電極である。

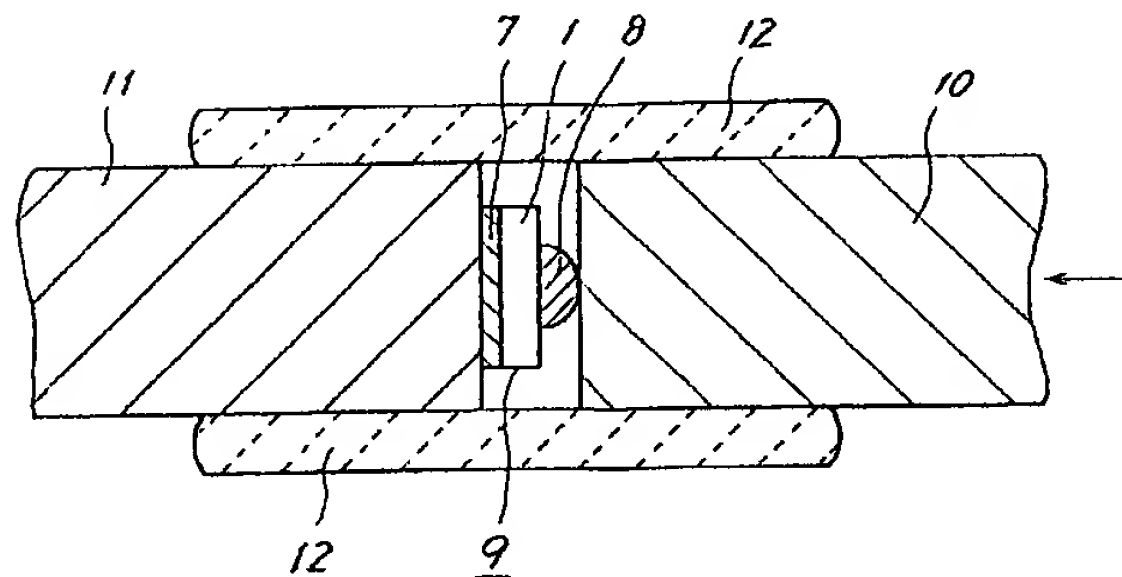
なお、図中同一符号はそれぞれ同一または相当部分を示す。

代理人 葛野 信一(外1名)

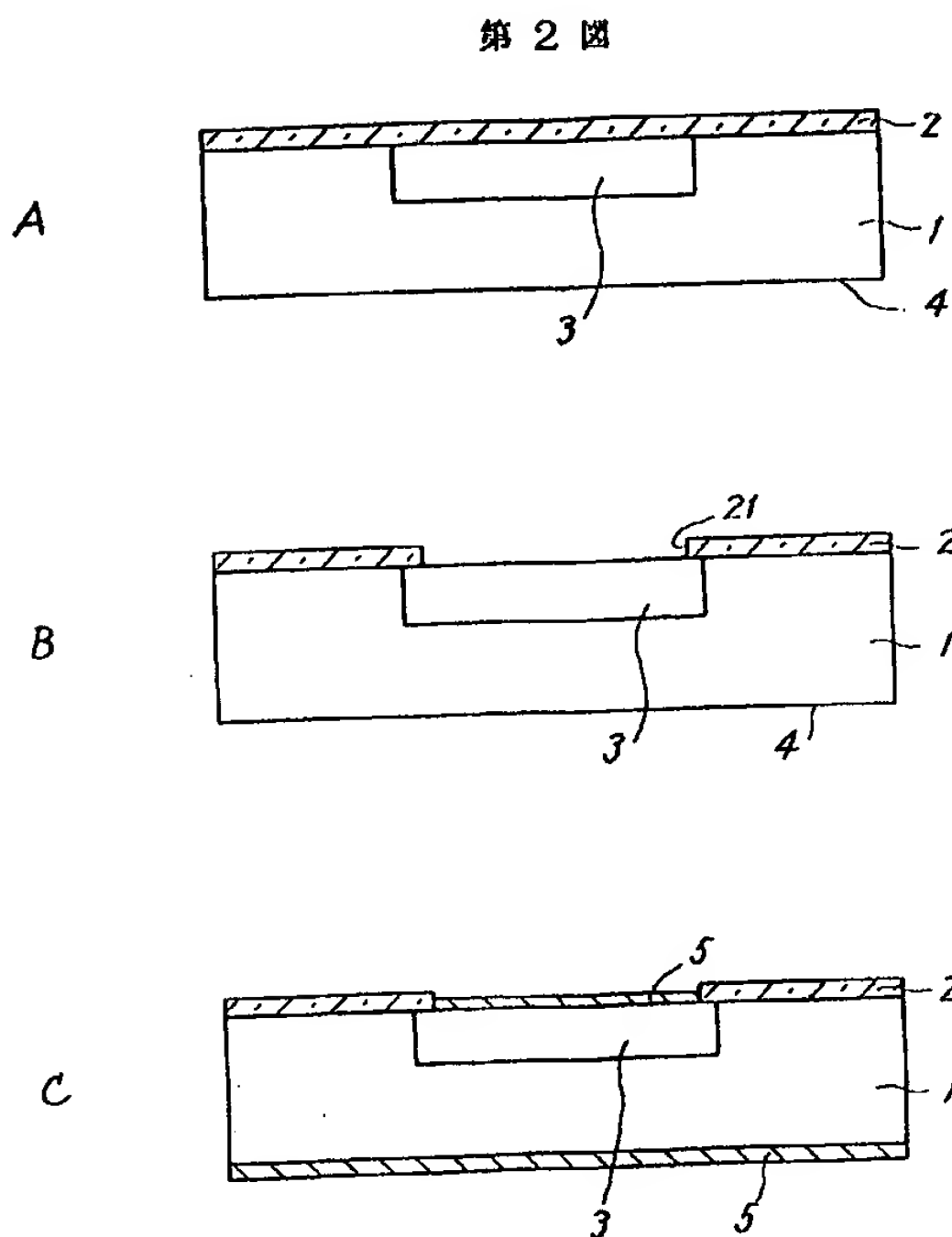
第1図



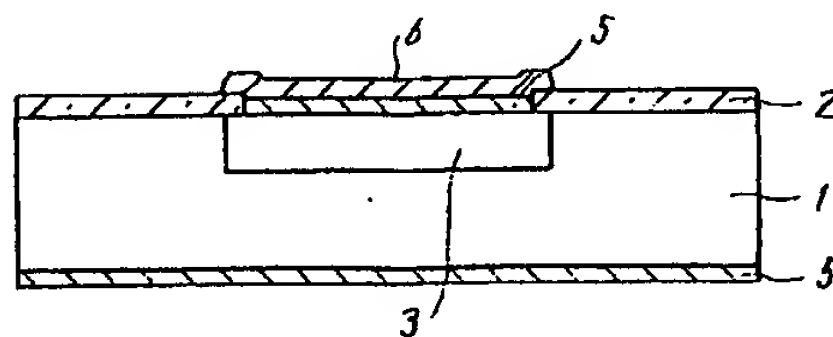
第3図



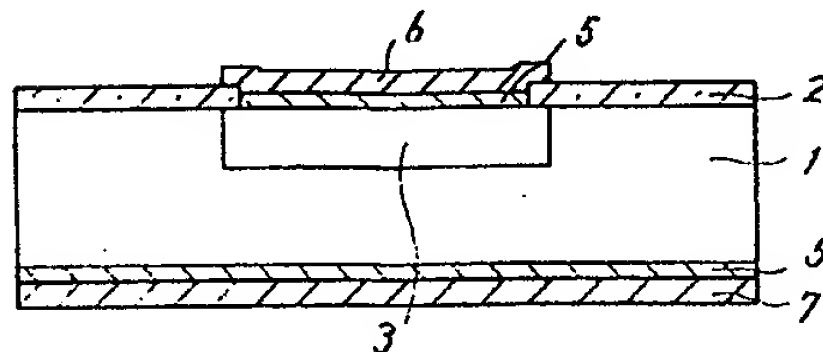
第2図



D



E



F

